

Compito di Elettronica II

19/01/2021

- 1) Si consideri di avere a disposizione un amplificatore operazionale con corrente massima di uscita di 20 mA, tensione massima di uscita $v_{omax} = \pm 10$ V e guadagno ad anello aperto a singolo polo con valore in continua $A_0 = 10^5$ e banda passante a -3 dB di 15 Hz. Progettare, specificando il valore dei componenti utilizzati, un circuito che dia in uscita una tensione v_o :

$$v_o = 4v_1 + 6v_2$$

dove v_1 e v_2 sono due generatori di tensione indipendenti, e che abbia una banda passante di almeno 150 kHz.

- 2) In un chip di memoria dinamica sia $C_s = 30$ fF la capacità di memoria della singola cella, $C_L = 1$ pF la capacità relativa alla bit line, $V_{DD} = 5$ V la tensione di alimentazione, V_{TH} la tensione di soglia dei MOS (trascurare l'effetto substrato). Supponendo di precaricare in lettura la bit line a $V_{DD}/2$, calcolare la differenza di tensione che si registra sulla bit line stessa in presenza di un 1 logico e di uno 0 logico memorizzati nella cella letta.