

Compito di Elettronica II

05/02/2019

Esercizio 1:

1. Dato l'amplificatore non invertente di Fig. 1, si determini il valore delle resistenze R_1 e R_2 in modo da ottenere un guadagno di 40 dB e, allo stesso tempo, minimizzare gli effetti delle correnti di polarizzazione d'ingresso. Nel risolvere l'esercizio si consideri l'amplificatore operazionale ideale tranne che per la presenza delle correnti di polarizzazione I_{B1} e I_{B2} , e si assuma $R_s = 10 \text{ k}\Omega$.
2. Tracciare il diagramma di Bode in modulo e fase dell'amplificatore progettato nell'ipotesi che l'amplificatore operazionale sia a singolo polo, ed abbia guadagno in continua $A_{vOL}=100 \text{ dB}$ e $GBW = 1.5 \text{ MHz}$.

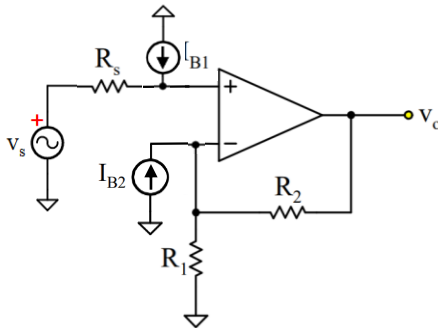


Fig. 1

Esercizio 2:

- a) Si consideri un inverter CMOS, con $(W/L)_P = 2.5(W/L)_N = 5\mu\text{m}/1\mu\text{m}$, $V_{TN} = |V_{TP}| = 0.8 \text{ V}$, $V_{DD} = 5 \text{ V}$, $\frac{1}{2}\mu_p C_{OX} = 30 \mu\text{A}/\text{V}^2$, $\frac{1}{2}\mu_n C_{OX} = 75 \mu\text{A}/\text{V}^2$, e se ne disegni la caratteristica di trasferimento [nel rispondere alla domanda: a) non calcolare le coordinate dei punti in cui la derivata della caratteristica di trasferimento vale -1; b) trascurare l'effetto di modulazione della lunghezza di canale].
- b) Calcolare la tensione di soglia logica se l'inverter è realizzato ad area minima.