

Compito di Elettronica II

23/06/2020

- 1) Considerando di disporre di un amplificatore operazionale ideale, progettare un amplificatore invertente con guadagno in continua $A_{vf0} = -9$ e resistenza di ingresso di 10 k Ω . Tracciare i diagrammi di Bode in modulo e fase quotati considerando di utilizzare, al posto dell'AO ideale, un AO con il seguente guadagno ad anello:

$$A = \frac{10^5}{1 + j0.1f}$$

- 2) Si consideri un convertitore analogico digitale (ADC) di tipo SAR con un convertitore digitale analogico (DAC) a 12 bit e clock ad 1 MHz e se ne disegni lo schema. Quale è il tempo di conversione dell'ADC? Quale è il massimo rapporto segnale rumore ottenibile (considerando come rumore il rumore di quantizzazione) con questo dispositivo?
- 3) Considerare un inverter CMOS con $K_n = 0.5\mu_n C_{ox} W_n / L_n = K_p = 50 \mu A/V^2$, $V_{dd} = 5 V$, $V_{TN} = -V_{TP} = 1 V$. Supponendo che $V_{IHmin} = 2.875 V$, determinare i margini di rumore della porta. Determinare inoltre la corrente di picco che attraversa la serie dei due transistor.