

Compito di Elettronica II

24/09/2020

- 1) Si consideri di avere a disposizione amplificatori operazionali (AO) rail to rail con alimentazione duale di 12 V e corrente massima di uscita di 20 mA. Si assumano gli AO ideali dal punto di vista del guadagno. Disegnare lo schema di un raddrizzatore a doppia semionda in grado di raddrizzare segnali sinusoidali con ampiezza massima di 6 V. Dimensionare i componenti perché il segnale raddrizzato abbia valori compresi nell'intervallo (0V, 12V).
- 2) Si disegni lo schema di un convertitore analogico digitale di tipo 'half flash' a 10 bit. Con riferimento al rumore di quantizzazione, esprimere il rapporto segnale rumore massimo che si può ottenere con questo convertitore.
- 3) Disegnare lo schema di una rete CMOS che realizzi la funzione logica:

$$Y = \overline{A + (BCD) + E}$$

Si consideri di utilizzare tutti transistor ad area minima con $W_{\min}=L_{\min}$, $\mu_n C_{ox} = 50 \mu A/V^2 = 2 \mu_p C_{ox}$, $V_{dd} = 5 V$, $V_{TN} = -V_{TP} = 1 V$ (non considerare l'effetto substrato). Calcolare il tempo di propagazione nel caso peggiore supponendo che la porta abbia un carico capacitivo di 10 pF.